

平成30年 2月22日

豊橋技術科学大学長 殿

電気・電子情報工学専攻  
学位審査委員会  
委員長 大平孝

## 論文審査及び最終試験の結果報告

このことについて、学位審査会を実施し、下記の結果を得ましたので報告いたします。

学位申請者	岡澤貴之		学籍番号	第 113306 号
申請学位	博士(工学)	専攻名	大学院工学研究科博士後期課程 電気・電子情報工学 専攻	
博士学位 論文名	多チャンネルセンサに向けたミックスドメイン信号処理回路 (Mixed-domain signal processor for multi-channel sensor applications)			
論文審査の 期間	平成30年 1月18日 ~ 平成30年 2月22日			
公開審査会 の日	平成30年 2月19日	最終試験の 実施日	平成30年 2月19日	
論文審査の 結果※	合格		最終試験の 結果※	合格
審査委員会(学位規程第6条)				
学位申請者にかかる博士学位論文について、論文審査、公開審査会及び最終試験を行い、別紙論文内容の要旨及び審査結果の要旨のとおり確認したので、学位審査委員会に報告します。				
委員長	澤田 和明			
委員	河野 剛士		市川 周一	
		印		印
		印		印

※論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。

## 論文内容の要旨

本論文は、脳神経電位計測やイメージセンサ等の多チャンネルセンサデバイスに向けたデータ圧縮を目的として、圧縮センシング (CS) と JPEG 圧縮の実装手法について、低消費電力化および小型化のための新たなアーキテクチャを提案している。将来の更なるセンサデバイスのレイアウトに伴い、流通する膨大な量のデータの無線・有線通信に要する消費電力が増大すると危惧されている。このようなセンサ端末において、効率的にデータ圧縮するための LSI の研究開発は必須であると言える。

圧縮センシングや JPEG 圧縮における演算としてベクトル・行列演算 (積和演算) が必要であり、第 1 章では、従来研究における LSI 実装の手法について紹介すると共に、それらの課題点の指摘および積和演算に有効なミックスドメイン信号処理アーキテクチャを提示している。特に、圧縮センシングには時間ドメインアナログ信号処理を、JPEG 圧縮には確率的信号処理を適用することがそれぞれ有効であることを示唆している。前者の圧縮センシングについては、第 2 章でアーキテクチャの詳細と全体仕様の決定論について述べ、続く第 3 章において各要素回路を提案し、最適設計手法を理論的に述べている。提案する CS 回路は、LSI 試作を通じた実測により、従来研究に比べて 19% の低消費電力動作を達成していることが第 4 章において実証されている。一方、第 5 章においては、JPEG 圧縮の LSI 実装に確率的信号処理が低消費電力化の観点で有効であることを指摘し、特に低消費電力化のボトルネックとなっていたバイナリ・確率値変換回路をアナログ比較器で実現する新たなアーキテクチャを提案し、第 6 章において具体的な最適設計手法が理論的に示されている。本技術を用いた JPEG 圧縮応用システム的设计・検証が 7 章において述べられており、従来技術と比較して 13.1% の低消費電力動作の可能性が示唆された。最後に第 8 章において本論文を総括するとともに、今後の課題と展望について記述している。

## 審査結果の要旨

情報通信端末や医療機器など様々な分野において、データ通信のための有線・無線通信は必須の技術となっており、近年、環境情報や生体情報等を計測するセンサデバイスはより多チャンネル化される傾向にある。一方で、データ量に比例して通信電力は増大するため、多チャンネル化によりセンサ端末におけるデータ圧縮処理を行うことが必須のものとなっている。一般的には、アナログ信号であるセンサ情報をデジタル化した後に圧縮処理がなされる。しかし、そのような系においては、従来の多チャンネル信号扱うアナログ回路ブロックが、システム全体において低消費電力化を行う上でのボトルネックとなるため、アナログから圧縮処理までを含めた新たな信号処理回路技術が必要となることが予測される。

本研究では、センサなどから得られる多チャンネルアナログ信号をデータ圧縮する上で、電力効率を最大化する新規アーキテクチャの創出を目的としており、アナログ・デジタル信号に加えて時間領域アナログ信号や確率的信号という情報量を導入した新たなミックスドメイン信号処理回路技術を提案している。さらに、それらの理論的な最適設計手法を提示すると共に、LSI 試作を通じてその有効性を実証している。多チャンネル脳信号計測のような 10kHz 以上の高速サンプリングを要する応用に向けては、時間領域アナログ信号処理に基づく圧縮センシングエンコーダを提案している。これに必要なアナログ積和演算処理については、クロックの時間遅延に情報を持たせることでその演算コストを大幅に低減しており、試作 LSI の評価結果より従来比で 20% 以下の低消費電力動作に成功している。一方、イメージセンサのような超多チャンネル応用に向けては確率的信号処理回路技術の適用を提案しており、従来回路で低消費電力化のボトルネックとなっていたバイナリ・確率変換回路を、簡易なアナログ比較器を以って実現することで、従来比 15% 以下の低消費電力動作をシミュレーションで確認している。

本論文は、情報理論や信号処理の知見と、集積回路設計技術の知見とを融合して、低消費電力化の観点で適切な信号ドメインを導入した新規の信号処理回路技術を創出した点に独創性がある。これらの研究成果は、今後の多チャンネルセンサに向けた超低消費電力デバイスの実現に寄与するものとして高く評価できる。

以上により、本論文は博士 (工学) の学位論文に相応しいものと判定した。

(各要旨は 1 ページ以上可)