

Date of Submission:

平成 28年 1月 15日

Department 電気・電子情報工学専攻	Student ID Number 学籍番号	第 093340 号	Supervisors 指導教員	福田 光男 石山 武
Applicant's name 氏名	福原 誠史			

Abstract

論文内容の要旨 (博士)

Title of Thesis 博士学位論文名	シリコンチップ内表面プラズモン導波路に関する研究 (Surface plasmon waveguide on silicon chips)
----------------------------	--

(Approx. 800 words)

(要旨 1,200 字程度)

<p>電子集積回路の性能を律速する要因の一つに、電気配線の微細化に伴う配線遅延や消費電力の増加といった問題が存在する。その解決策として、電気配線を代替する新規配線技術の導入が提案されている。金属表面に励起される表面プラズモンは、ナノスケールの集光を可能にすることから、伝播光では実現できない微細領域でのキャリアとしての適用が期待される。加えて、金属細線上の伝播が可能のため、電気信号と表面プラズモン信号の同時伝送線路の実現可能性も期待される。このプラズモニックインターコネクタ実現に向け、表面プラズモン導波路、検出器、変調器など様々なプラズモニック素子が開発されてきた。本研究では、その次の段階となる集積化に焦点を当て、シリコンプロセスを用いた要素素子の集積化、及び表面プラズモン導波路の開発を行い、プラズモニックインターコネクタに関する基盤技術の確立を目的とした。</p> <p>はじめに、表面プラズモン導波路-検出器一体型構造の開発を行った。有限差分時間領域法による電磁界解析より、表面プラズモン励起部及び検出部に設けた回折格子の設計を行った。その結果、表面プラズモンの結合方向は、回折格子のスリットピッチに依存する事が確認された。結合方向を制御するための最適スリットピッチは、回折ベクトルで表現される簡易な式で導かれ、表面プラズモンの結合方向制御技術の実現可能性が確認された。続いて、設計した表面プラズモン導波路、検出器をシリコンチップ上に作製し、光応答特性を評価した。内部光電子放出に起因した光電流の入射光強度依存性や偏光角依存性を明確に測定でき、作製したデバイス上で、表面プラズモンの電氣的検出が確認された。以上より、シリコンチップ上に集積化されたデバイスによる、表面プラズモンの励起、伝播、電氣的検出が実証された。</p> <p>次に、電気バイアスされた金属導波路上における表面プラズモン信号の伝播可能性を検討した。まず、導波路-検出器間に分離溝を設けたデバイスの電磁界解析を行い、分離溝を介した表面プラズモンの電氣的検出可能性及び放射パターンの解析を行った。その結果、分離溝を介した表面プラズモンの伝播のみならず、放射パターンを点光源による干渉縞で近似できることが確認された。続いて、解析に基づいたデバイスをシリコンチップ上に作製し、分離溝を介した表面プラズモン信号の伝播及びバイアス電圧の分離を実験的に確認した。光応答特性のバイアス電圧依存性より、導波路に印加したバイアス電圧の電氣的分離、及び強度変調された表面プラズモン信号の電氣的検出が確認され、導波路-検出器間の分離溝を設けることで導波路への電気バイアスが可能となることが実証された。</p> <p>最後に、表面プラズモン導波路にバイアス電流を流入し、伝播する表面プラズモンのコヒーレント性を評価した。実験には、遅延自己ヘテロダイナ法を用い、ビートスペクトルの中心周波数及び半値全幅の電流密度依存性を評価した。その結果、金属導波路が断線する2.5 A/cm^2程度の電流密度を流した場合においても、表面プラズモンのコヒーレント性が保たれることが確認され、バイアス電流の流れる金属導波路を介した表面プラズモン信号の伝播可能性が実証された。</p> <p>以上より、シリコンプロセスによる要素素子の集積化及び開発された表面プラズモン導波路の伝播特性を示すことで、プラズモニックインターコネクタに関する基盤技術が確立された。</p>
--

Department 電気・電子情報工学専攻	Student ID Number 学籍番号	第 093340 号	Supervisors 指導教員	福田 光男 石山 武
Applicant's name 氏名	福原 誠史			

Abstract

論文内容の要旨 (博士)

Title of Thesis 博士学位論文名	シリコンチップ内表面プラズモン導波路に関する研究 (Surface plasmon waveguide on silicon chips)
----------------------------	--

(Approx. 800 words)

(要旨 1,200 字程度)

The performance of electronic integrated circuits is limited by the miniaturization of the electrical wiring. A novel interconnect technology is expected to solve this problem. Surface plasmon polaritons (SPPs), which are excited at a metal surface, have the potential as to act as an information carrier at the nano-scale region because signals can be carried more efficiently through optical confinement compared with optical interconnect technology. The plasmonic waveguides are mostly made of metal structures, and therefore are potentially useable as transmission lines for not only optical signals but also electrical signals. Recently, to demonstrate a plasmonic interconnect, many plasmonic components have been developed, such as plasmonic waveguides, detectors, and modulators. In this study, we integrated developed an on-chip plasmonic component using silicon processing techniques to demonstrate the fundamental technology for a plasmonic interconnect.

First, we developed a plasmonic device consisting of a plasmonic waveguide and a detector on silicon substrate. The grating fabricated for the SPP coupler was designed using finite-difference time-domain (FDTD) simulations. The coupling direction of the SPP depended on the slit pitch of the grating; the optimum slit pitch for controlling the coupling direction was derived from a simple diffraction equation for a grating. Therefore, the feasibility of the technology for control of the SPP coupling direction is demonstrated. The designed plasmonic waveguide and detector with SPP coupler was then fabricated on a silicon substrate using silicon processing techniques. Operation of the fabricated plasmonic device was confirmed from the photoresponse of this device. From the dependence of the photocurrent on polarization angle, the SPP propagation and electrical detection on silicon substrate was experimentally demonstrated.

Next, the feasibility of plasmonic signal transmission through the metal waveguide with applied electrical bias is discussed. The structure with a separation gap inserted between the plasmonic waveguide and detector was simulated by the FDTD simulation to evaluate the possibility of the electrical detection and the scattering pattern at the end of waveguide. The scattering pattern was represented by an interference fringe generated from point light sources. Transmission of the optical signal through the separation gap is also expected. To demonstrate the optical transmission and electrical bias separation, the device was fabricated based on the simulation. From the bias voltage dependence of the photoresponse, the electrical separation between the waveguide and detector was confirmed. At the same time, an intensity modulated plasmonic signal was measured at the detector. Therefore, the feasibility of optical transmission and electrical bias voltage separation through the separation gap was demonstrated.

Finally, we investigated the coherence of SPP propagation at the waveguide with an electrical bias current. The coherence was evaluated by estimating the center frequency and full-width at half-maximum from the beat signal using the delayed self-heterodyne method. The dependence of the electrical current density on the center frequency and the full-width half maximum were negligible; thus SPP propagation along the waveguide with the electrical current is coherent.

From this above result, we demonstrated the integration of the plasmonic devices on silicon substrate and fundamental technology for a plasmonic interconnect was developed, as demonstrated by SPP propagation along the plasmonic waveguide using silicon processing techniques.