

<b>電子・情報工学専攻</b>		紹介教員氏名	福田 光男 教授
申請者氏名	市川 弘之		

論 文 要 旨 (博士)

論文題目	G a I n A s P埋込型レーザの静電気放電劣化に関する研究
------	-----------------------------------

(要旨 1,200字程度)

高度情報化社会を支える光通信システムの光源として、光通信波長帯に対応したG a I n A s P埋込型レーザは、今日欠かせないものとなっている。このレーザには高い信頼性が要求されるものの、信頼性面で重要な課題である静電気放電 (E S D : E l e c t r o s t a t i c D i s c h a r g e) による劣化機構が解明できておらず、劣化抑制技術も確立されていない。このような状況を鑑み、G a I n A s P埋込型レーザのE S D劣化機構解明とE S D劣化抑制技術確立を本研究の目的とした。

第1章では、序論として、光通信システムにおけるG a I n A s P埋込型レーザの位置付けを説明すると共に、要求される信頼性に言及し、E S Dに関する課題を明確にした。

第2章では、G a I n A s P埋込型レーザの作製プロセスと代表特性について述べた。

第3章では、E S D劣化機構を解析する際に欠かせなかった解析技術を開発した内容を述べた。劣化箇所を特定する技術、レーザ端面に損傷を与えずに端面コーティングを剥離する技術、レーザ端面と端面コーティングの界面状態を分析する技術について詳述した。

E S D劣化機構はE S Dがレーザに加わる極性により異なる。以降の2章にて極性別にE S D劣化機構を議論した。

第4章では、順方向E S D劣化に関して議論した。順方向では、E S D試験時に出力される光がレーザ端面の活性層で吸収され、端面が発熱することで結晶溶解に至る劣化機構であった。そこで、光吸収の主要因となる端面酸化を抑制するため、端面コーティング成膜前にレーザ端面をA l 薄膜で覆うパッシベーションを提案した。本手法の適用により、1 k VのE S D試験での劣化率が77%から0%へと低減した。

第5章では、逆方向E S D劣化に関して議論した。レーザ端面の活性層が破壊されるものの、順方向と異なり、活性層への高電界印加が劣化要因であった。電界強度を低減するため、活性層を含む空乏層の厚みを拡大させる手法を提案した。その結果、1 k VのE S D試験での劣化率が6%から0%へと低減した。

第6章では、レーザが実際に使用される環境を鑑みて、レーザの連続動作を想定したエージングがE S D耐圧に及ぼす影響を検証した。エージングを経ることでレーザ端面の活性層に欠陥が形成され、順方向、逆方向ともにE S D耐圧が低下することが判明した。

第7章では、G a I n A s P埋込型レーザより優れた特性が確保でき、次代の光源を担うと期待される、A l G a I n A s埋込型レーザのE S D劣化に関して議論した。逆方向と比較して順方向の耐圧が低く、僅か0.5 k VのE S D試験で劣化する状況であった。順方向E S D劣化機構はG a I n A s P埋込型レーザのそれと同様であり、A l 薄膜を用いたパッシベーションを適用することで、1 k VのE S D試験での劣化率が40%から0%へと低減した。

最後に第8章では、研究結果を総括して本研究の結論を述べた。本研究の成果が、高度情報化社会の更なる発展に寄与することを願う。