

15年11月6日

Electrical & Information Eng.	学籍番号	009302	Makoto Ishida
申請者氏名	Shahjahan Md.	指導教官氏名	Kazuaki Sawada (必ず2名以上)

論文要旨(博士)

論文題目	Si 基板上への極薄膜エピタキシャル γ -Al ₂ O ₃ の成長とデバイス応用に関する研究 Fabrication of Ultrathin Epitaxial γ -Al ₂ O ₃ on Si-Substrates and Its Device Applications
------	--

(要旨 1,200字程度)

本論文では CMOS-IC のゲート絶縁膜としての極薄の結晶性 γ -Al₂O₃ の応用、及び室温での負性微分抵抗特性を得るために γ -Al₂O₃/Si ヘテロ構造を用いた 2 重バリア共鳴トンネルダイオードの作製について述べる。

Si 基板上への極薄単結晶 γ -Al₂O₃ の作製は混成ソース MBE 法(固体ソースとして Al ガスソースとして N₂O)によって行った。また、 γ -Al₂O₃ は界面酸化層のないものを得るために二段階成長プロセスで作製した。このプロセスでは、まず、1nm の化学的に形成した SiO₂ と 1nm の高真空中で蒸着した Al を 800°C、30 分間加熱して γ -Al₂O₃ の基板層を作製する。その後、 γ -Al₂O₃ 薄膜成長を 750°Cにおいて混成ソース MBE 法によって行う。作製した薄膜は反射高速電子線回折(RHEED)と原子間力顕微鏡(AFM)によって評価され、よい質の結晶性と平坦な表面モルホロジーが確認された。In-situ XPS(X 線光電子分光)と AES(オージェ電子分光)分析を行い、この薄膜が化学量論的であることも確認された。この極薄 γ -Al₂O₃ の電気的特性は Al を金属として金属-酸化膜-半導体(MOS)ダイオードを作製して評価した。成長した γ -Al₂O₃ の絶縁破壊電界とリーク電流密度はそれぞれ 6 MV/cm と $\sim 10^{-4}$ A/cm² であった。N₂、H₂ および空気中で熱処理が行われ、N₂ アニール後にはリーク電流が 10⁻⁷ A/cm²、絶縁破壊電界が 8 - 10 MV/cm と電気的特性が改善することが確認された。CV 特性に小さなヒステリシスが観測されたが、アニール後には減少した。(成長後 42 mV、アニール後 16 mV)。界面準位密度は準静的 CV 測定法から決定され、その値は $1.3 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ であった。

ガスソース(Si₂H₆)による γ -Al₂O₃/Si 上へのエピタキシャルシリコンの作製はすでに報告されているとおりである。ガスソースによる Si 層成長では、極薄膜の厚さの制御は困難であるので、ミニ電子線蒸着装置で Si 固相ソースを用い、成長レート 4 nm/h のエピタキシャルシリコン成長を実現した。Al 原子によって終端された γ -Al₂O₃ 層上のエピタキシャルシリコン層の表面は、よい結晶性と表面モフォロジーを示す。共鳴トンネルダイオードは γ -Al₂O₃ をバリア、エピタキシャル Si をウェルにもつ γ -Al₂O₃/エピタキシャルシリコンのヘテロ構造で作製された。作製された RTD は室温で 260 の最大ピーク-バレー電流比の負性微分抵抗を現し、実験値と理論値のピーク電圧位置はよく一致した。