

平成18年10月27日

豊橋技術科学大学長 殿

審査委員長 若原 昭浩



## 論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。

学位申請者	Halima Khatun Mst.	学籍番号	第 039304号
申請学位	博士(工学)	専攻名	電子・情報工学専攻
論文題目	Structural and Electrical Properties of Resonant Tunneling Diode Fabricated with epi-Si/ $\gamma$ -Al <sub>2</sub> O <sub>3</sub> Heterostructures		
公開審査会の日	平成18年 10月 27日		
論文審査の期間	平成18年9月 13日~平成18年10月27日	論文審査の結果	合格
最終試験の日	平成18年 10月 27日	最終試験の結果	合格

論文内容の要旨

半導体 LSI は微細化と高速動作の方向で今なお進んでいる。特にシリコンデバイスはその限界を指摘されながらその進歩は一向に途絶える気配を見せていない。この方向の中に共鳴トンネルデバイスをシリコン系材料で形成できれば、CMOS と共存できるデバイスとして、さらなる発展の道筋が明確になる。このような観点で本研究は新しい可能性を導き出すために行われ、本論文は全6章から構成されている。第1章では、研究の背景となる共鳴トンネル構造とエピタキシャル Si、Al<sub>2</sub>O<sub>3</sub>ヘテロ構造、そして本研究の目的について示している。第2章は、共鳴トンネルデバイスの理論的説明、薄膜形成法と評価方法について説明している。第3章では、共鳴トンネルデバイス作製の為に、シリコンと Al<sub>2</sub>O<sub>3</sub> 薄膜による多層構造形成とそれらの薄膜を RHEED、AFM、断面 TEM を用いて評価している。第4章では、薄膜のマイクロ構造解析として、XPS と分光エリプソメータによる分析を行っている。第5章では、作製した共鳴トンネルデバイスの電気的特性を I-V、C-V 特性測定により評価している。最後は6章で総括となっている。

審査結果の要旨

本研究は、シリコンLSIのさらなる発展の可能性を高めるべく、CMOS-LSIと共生でき将来の高速デバイスの一つとなる室温動作が可能な、シリコン系共鳴トンネルデバイスの可能性を検討している。従来の化合物半導体による共鳴トンネルデバイスでは、室温動作が困難でLSIを互換できない。室温動作を可能とする共鳴トンネルデバイス形成のため、シリコン/Al<sub>2</sub>O<sub>3</sub>ヘテロ構造を取り上げ、その構造を共鳴トンネルデバイスの観点から根本的に見直し、評価、検討している。その結果、共鳴トンネルデバイス実現のためにシリコン/Al<sub>2</sub>O<sub>3</sub>極薄膜(2~4nm)界面の原子レベルでの急峻さを達成し、薄膜シリコン結晶性向上と成長条件との関係を明らかにしている。これをもとに、共鳴トンネルデバイスを作製し、室温での負性抵抗特性と、他の材料よりも大きな電流のON/OFF比(数十~数百)を得ており、シリコン系共鳴トンネルデバイスの可能性を示すものとなった。これらの成果は、学術論文、国際会議で報告しており、この分野の発展に大きく寄与するものと評価が高い。

以上により本論文は博士(工学)の学位論文に相当するものと判断した。

審査委員

若原 昭浩



内田 裕久

印

澤田 和明



石田 誠



印

印

(注) 論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。