

平成17年 2月28日

豊橋技術科学大学長 殿

審査委員長 中川 聖一 印

論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。
記

学位申請者	本田 晋也	学籍番号	第983438号
申請学位	博士(工学)	専攻名	電子・情報工学専攻
論文題目	システムレベル言語を用いた組込みシステム設計手法		
公開審査会の日	平成 17年 2月 24日		
論文審査の期間	平成17年1月26日～平成17年2月28日	論文審査の結果	合格
最終試験の日	平成 17年 2月 24日	最終試験の結果	合格
論文内容の要旨	<p>本論文は、組込みシステムのハードウェアとソフトウェアを一体として開発するシステムレベル設計手法に関するものであり、高レベル言語による一体記述と、そのための設計環境・評価環境について論じている。論文は8章から構成されており、第1章で研究の背景を、また第2章と第3章でシステムレベル設計とその従来手法について論じた後、第4章～第7章で研究の成果を論じている。まず第4章では、システムレベル設計言語として提案されている SpecC が、実際の設計に適用可能かどうかを論じている。続く第5章では、SpecC で記述されたソフトウェアを実装言語であるC言語に変換する手法の提案と実装、ならびに変換手法の有効性評価について論じている。次に、第6章ではCまたは SpecC によるシステム記述から実装記述を求めるための設計環境を論じ、さらに第7章ではその重要な構成要素である性能評価用の協調シミュレーション環境を論じている。また上記の各章においては具体的な事例に基づき、本論文で提案している設計手法の有用性や各々の設計ツール・環境の性能についても論じている。最後に第8章では本論文の結論を述べるとともに、今後の研究課題についてまとめている。</p>		
審査結果の要旨	<p>組込みシステムの開発では、ハードウェアから応用ソフトウェアに至る多彩でかつ大量の設計を必要とすると同時に、短期間に製品を市場に投入するための設計期間短縮が求められている。このため設計の生産性向上は急務であり、その解決法として高レベル言語によりハードウェアとソフトウェアを一体として設計するシステムレベル設計手法が提唱されているが、技術的な成熟度が低いため設計現場に浸透するには至っていない。</p> <p>本論文の最も重要な貢献は、このシステムレベル設計手法を真に実用的なものとするために、設計言語と設計環境について体系的かつ具体的な研究を行ったことにある。特にシステムレベル設計言語 SpecC が実際の設計に適用可能な言語であることを、システムソフトウェア開発の観点から詳細に議論し、かつ具体的なツールを開発することによって実証したことは、設計手法の実用化という有用性ととも、システム開発に関する工学分野へ大きな学術的貢献として評価できる。また本研究を通じて開発した設計環境・性能評価環境には、学術的に優れたアイデアが多数盛り込まれていると同時に、真に実用的な環境としての高い完成度を有しており、先進性・有用性の両面で高く評価できる。以上により、本論文は博士(工学)の学位論文に相当するものと判定した。</p>		
審査委員	中川 聖一 印	中島 浩 印	小宮 常康 印
	高田 広章 印	印	印

(注) 論文審査の結果及び最終試験の結果は「合格」又は「不合格」の評語で記入すること。