

平成 11年 3月 1日

豊橋技術科学大学長 殿

審査委員長 藤井壽崇



論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。

記

学位申請者	辻 琢人	学籍番号	第923325号
申請学位	博士(工学)	専攻名	電子・情報工学専攻
論文題目	結晶欠陥の発生を抑制したSi基板上の GaAs系微小発光素子の作製に関する研究		
公開審査会の日	平成 11 年 2 月 24 日		
論文審査の期間	平成 11 年 1 月 28 日～平成 11 年 3 月 1 日	論文審査の結果	合格
最終試験の日	平成 11 年 2 月 24 日	最終試験の結果	合格

論文内容の要旨	本論文は、シリコン(Si)基板上にGaAs系の微小発光素子を作製する際に障害となる、エピタキシャル成長時に発生する高密度の結晶欠陥とヘテロ界面の凹凸の発生を抑制する手法を明らかにし、その結果を基にして微小発光素子の作製方法を構築したものである。 第1章では、Si基板上のGaAs成長で結晶欠陥(転位)が発生する原因とこれまでの結晶欠陥低減技術を検討して、本研究の位置づけを明らかにしている。第2章では、本研究で用いた分子線エピタキシー(MBE)の原理と透過型電子顕微鏡(TEM)等の仕組みと評価方法について述べている。第3章においては、原子状水素照射下で、原子の表面拡散を促進する成長方法を用いて選択成長をすると、Si基板上にGaPおよびGaAsの微小領域を形成できることを見いだし、成長領域が小さくなると転位密度が著しく減少することを明らかにしている。第4章では、面発光型レーザ(VCSEL)に必須の、多層のAlAs/GaAs分布反射器(DBR)において、高密度の貫通転位とIII族原子の表面拡散が、AlAs/GaAsへテロ界面の凹凸を助長して反射率を低下させることを明らかにしている。その対策として、歪短周期超格子を挿入して結晶欠陥の発生を抑制し、低温で成長することによって、AlAs/GaAsへテロ界面を平坦化できることを見いだしている。第5章では、これらの技術を基にして、結晶欠陥の発生を抑制しヘテロ界面を平坦化した、InGaAs/GaAs VCSEL構造をSi基板上に形成できることを明らかにしている。第6章で、本研究結果を総括している。
審査結果の要旨	光デバイス・回路と電子デバイス・回路を一体化した新しい光電子集積回路は、オプトエレクトロニクスの将来を担う技術として期待されている。しかし、Si基板上のGaAs成長に代表されるヘテロエピタキシーでは、高密度の結晶欠陥やヘテロ界面の凹凸が発生して光電子デバイスの特性の低下と経時劣化を引き起こす。本研究は、微小発光素子の代表例であるVCSELを対象にして、これらの障害を克服することを目指した基盤技術的な試みである。 そこでは、まずSi基板上のVCSEL作製の要素技術を二つの課題に分けて究明している。第一の課題は、高密度に発生する結晶欠陥の発生を抑制する手法を見いだすことである。その一つとして、MBE法では困難とされてきた微小領域への選択成長が、原子状水素照射下で表面原子の拡散を促進する成長方法を用いることによって可能であることを示し、かつミスフィット転位密度が著しく減少することを明らかにした。第二の課題は、ヘテロ界面に発生する凹凸を低減する手法を見いだすことである。歪短周期超格子を挿入して貫通転位の発生を抑制し、低温成長によってIII族原子の表面拡散を抑制することによって、ヘテロ界面の凹凸を著しく減少できることを明らかにし、VCSELに必須のDBRにおける反射率の低下を克服した。
審査委員の要旨	これらの要素技術を結集してVCSEL構造を作製し所望の構造を得ると共に、新たな構造を提案するに到った。 結晶欠陥と表面・界面の凹凸の発生原因を原子層レベルにまで掘り下げて築かれた、これらの要素技術とそれらを総合した研究成果は、将来技術に導くものとして高く評価される。 よって、本論文は博士(工学)の学位に相当すると判断した。

審査委員	吉田 明	米津 実雄	藤井 壽崇
	朴 康 司	印	印

(注) 論文審査の結果及び最終試験の結果「合格」又は「不合格」の評語で記入すること。