

平成 11年 3月 1日

豊橋技術科学大学長 殿

審査委員長 吉田 明



論文審査及び最終試験の結果報告書

このことについて、下記の結果を得ましたので報告いたします。
記

学位申請者	左文字 克哉	学籍番号	第923320号
申請学位	博士 (工学)	専攻名	電子・情報工学専攻
論文題目	Ⅲ-V族化合物半導体ヘテロエピタキシーにおける 貫通転位密度の低減および表面の平坦化に関する研究		
公開審査会の日	平成 11年 2月 23日		
論文審査の期間	平成11年 1月28日～平成11年 3月 1日	論文審査の結果	合格
最終試験の日	平成 11年 2月 23日	最終試験の結果	合格

論文内容の要旨
本論文は、格子不整合のⅢ-V族半導体のヘテロエピタキシーにおいて発生する、高密度の結晶欠陥の発生を抑制する手法と表面の平坦性を改善する手法を、それらの発生機構の解明の上に立って明らかにしたものである。
第1章では、このヘテロエピタキシーの問題点を明らかにして、本研究の位置づけを明らかにし、第2章では、本研究で用いた分子線エピタキシー(MBE)の原理と透過型電子顕微鏡(TEM)などの仕組みと評価方法について述べている。第3章では、格子定数が8%と大きく異なるSi基板上のInP成長において、階段状に格子定数を変えていくことによって、貫通転位の発生が抑制されることを明らかにしている。第4章において、Inの平均組成比が等しい(InAs)₁(GaAs)₄歪短周期超格子(SSPS)とIn_{0.2}Ga_{0.8}As混晶について、格子緩和過程の相違をミスフィット転位密度と格子定数の変化から明らかにしている。第5章では、GaAs基板上のIn_{0.2}Ga_{0.8}As混晶の成長を例にとり、表面に現れるクロスハッチと呼ばれる凹凸が、ミスフィット転位の発生とIn原子の表面拡散によって発生・成長することを明らかにしている。さらに、In原子の表面拡散を抑制することによって、表面の凹凸が抑えられることを見いだしている。第6章において、Siに格子定数を近づけた新しいⅢ-V族半導体のGaPNを、Si基板上に薄いGaP層を介して成長することにより、貫通転位のみならず、ミスフィット転位の発生も抑えられることを明らかにしている。第7章で、本研究結果を総括している。

審査結果の要旨
これまでにない高性能の光デバイスや高速デバイス、さらには光デバイス・回路と電子デバイス・回路を一体化した新しい光電子集積回路を実現するためには、格子不整合のヘテロエピタキシーが必須である。しかし、そこでは成長層に高密度の貫通転位が発生すると同時に、これを抑制したエピ層の表面にはクロスハッチ・パターンと呼ばれる凹凸が発生して、微細構造を有するデバイスの作製を困難にする。
前者の貫通転位は、成長初期の三次元成長島から発生する。Si基板上に格子定数差が8%もあるInPの成長において、歪短周期超格子を用いて格子定数差を階段状に変えていくことにより、二次元成長が維持され、貫通転位の発生が抑制された。一方、究極のヘテロエピタキシーともいえる、Siに格子定数が近いⅢ-V族半導体のエピタキシャル成長が試みられた。そこでは、GaPNを成長して、貫通転位のみならずヘテロ界面のミスフィット転位もほとんど発生しないことが明らかにされた。後者のクロスハッチ・パターンについては、ミスフィット転位が発生した表面の部位にIn等の表面拡散原子が吸着して、クロスハッチ・パターンが成長することが明らかにされた。その結果、低温成長で表面拡散を抑制すれば、クロスハッチ・パターンの凹凸が少ないエピ層が得られることも明らかになった。
格子不整合ヘテロエピタキシーに必ず伴う上記の二つの課題の発生機構を明らかにすると共に、普遍性の高い抑制手法を見いだした研究成果は高く評価される。
よって、本論文は博士(工学)の学位に相当すると判断した。

審査委員

吉田 明



恩田 和夫



米津 宏雄



若原 昭浩



印

印

(注) 論文審査の結果及び最終試験の結果「合格」又は「不合格」の評語で記入すること。