

1997年 2月 24日

| | | |
|------------|-------|--------|
| システム情報工学専攻 | 学籍番号 | 927352 |
| 申請者氏名 | 崔 相 彦 | |

| | |
|--------|------|
| 指導教官氏名 | 石田 誠 |
|--------|------|

論文要旨（博士）

| | |
|------|----------------------------------|
| 論文題目 | シリコン技術による高性能磁気センサと集積化磁気センサに関する研究 |
|------|----------------------------------|

シリコンは、集積回路のみならずセンサ用材料としても量産性、高信頼性、そしてセンサと集積回路の一体化による高機能化といった観点から、極めて魅力的である。本研究は、このようなシリコン技術を生かした高性能な磁気センサに関するものであり、大きくは2つの部分に分けられる。1つはシリコンそのものを検出材料として用いる方式であり、マイクロマシニングを応用した高性能な2次元磁界検出素子に関するものである。もう1つはシリコン基板上に磁性薄膜を形成し、これを検出材料とするものであり、フラックスゲート原理に基づき、高感度な磁界検出を目指したものである。

マイクロマシニング技術により、シリコンを検出材料とする2次元磁界検出素子は、異方性エッチングを用いて(100)のシリコンウェハ上の一部に{111}斜面を形成し、その斜面上に1組のMOS型ホール素子を形成するものである。試作されたホール素子は、従来の2次元磁界検出用シリコン磁気センサに比較して高感度であり、450μAの供給電流において、0.42V/Tの磁気感度と940V/ATの積感度が得られた。また、試作した磁気センサを用いて、2次元磁界の検出を行った。2つの斜面の作る角度を考慮に入れた2次元磁界の絶対値強度の計算結果から、磁界の無指向性計測が可能であることを実証した。

シリコン技術を用い、かつ磁性体を検出材料とするマイクロフラックスゲート磁気検出素子の基本構造は、シリコン基板上に高透磁率の磁性材料コアを作製し、これを交流的に励磁するためのコイルと検出用コイルを巻いたものである。本研究は、このようなフラックスゲート磁気センサに必要な信号処理回路を検出素子とともにシリコン基板上で一体化することであり、以下の研究を行った。

(1) 平面差動励磁型マイクロフラックスゲート磁界検出素子を提案し、試作・評価した。検出素子は、製作プロセスが比較的簡単なため、センサインタフェース回路とともに同一チップ上に一体化した集積化マイクロフラックスゲート磁気センサを実現するのに有効である。検出素子の最適励磁条件を磁界強度分布解析により設計し、試作した結果と一致していることを確認した。検出素子の磁気感度は、1MHzの励磁周波数と150mA_{p-p}の励磁電流で73V/Tが得られ、地磁気レベルの微弱磁界の検出が可能となった。

(2) 高感度・高分解能化、及び2次元磁界検出を行うため、平面直交励磁型マイクロフラックスゲート磁界検出素子を提案・試作した。これは、直交した2層のスパイラルコイルと最上層のパーマロイコアを持つ新しい構造である。検出素子の製作プロセスは、2~3枚のマスクにより行えるため比較的に簡単であり、経済的にも優れている。コイルの配線ピッチを狭めることで低消費電力化が行えた。検出素子の磁気感度は、1.8MHzの励磁周波数と26mA_{p-p}の励磁電流で29V/Tが得られた。

(3) 同一シリコン基板上に、フラックスゲート検出素子とセンサインタフェース回路を一体化した集積化マイクロフラックスゲート磁気センサを提案・試作した。検出素子としては、平面差動励磁型検出素子を用いた。センサインタフェース回路は、コアを交流的に励磁させるための駆動用回路と第2次高調波検出原理に基づいた信号処理回路で構成した。試作した集積化マイクロフラックスゲートセンサは、小型、軽量でありながらも従来のシリコン磁気センサより高感度であり、610kHzの励磁周波数と110mA_{p-p}の励磁電流で90V/Tが得られた。これを用いて地磁気レベルの微弱磁界の検出が可能であることを確認し、多様な応用が期待できると考えられる。